

UNIVERSIDAD POLITÉCNICA DE MADRID

OFERTA DE TRABAJO/JOB OFFER

INFORMACION BÁSICA/BASIC INFO

- ***PROYECTO/PROJECT:** Sistemas Ultraigeros de Monitorización para Vehículos Aéreos no Tripulados basados en Redes Neuronales Convolucionales
- ***100% FINANCIACION UE/PLAN DE TRANSFORMACIÓN, RECUPERACION Y RESILIENCIA/100% EU FINANCING/TRANSFORMATION PLAN, RECOVERY AND RESILIENCE:** SI
- ***PUESTO OFERTADO/TITLE OF THE POSITION:** Contrato a cargo de proyecto de investigación
- ***Nº VACANTES/NUMBER OF POSITIONS AVAILABLE:** 1
- ***CATEGORÍA/RESEARCHER PROFILES:** First Stage Researcher (R1)
- ***DEPARTAMENTO/DEPARTMENT:** Departamento de Ingeniería Electrónica
- ***DIRECCIÓN/WORK LOCATIONS:**
ETSI Telecomunicación. Avda Complutense 30.

INFORMACION DE CONTRATACIÓN/HIRING INFO

- ***ÁREA TECNOLÓGICA/WORK TECHNOLOGY AREA:** P-154 Electrónica
- ***CAMPO DE INVESTIGACION/RESEARCH FIELD:** Engineering - Electronic engineering
- ***TAREAS/TASKS:**
Documentación, simulación y fabricación de circuitos electrónicos en Cadence. Prototipado de redes neuronales convolucionales en FPGA
- ***CONTRATO/TYPE OF CONTRACT:** Indefinido de Actividades Científico-Técnicas Art. 23.bis Ley de la Ciencia
- ***JORNADA/JOB STATUS:** Jornada completa
- ***HORAS SEMANA/HOURS PER WEEK:** 37
- DISPONIBILIDAD PARA VIAJAR/AVAILABILITY TO TRAVEL:** Sin especificar
- ***SALARIO BRUTO AÑO/SALARY OFFERED:** 21000
- ***FECHA LÍMITE INSCRIPCIÓN/APPLICATION DEADLINE:** 7 de Junio de 2023
- ***FECHA ESTIMADA DE CONTRATACIÓN/ESTIMATED DATE OF JOB CONTRACT:** 10 de junio 2023
- ***DURACIÓN DE TAREAS DEL CONTRATO/TERM OF CONTRACT:** 18 meses
- ***FINANCIACIÓN PROGRAMA MARCO UE/IS THE JOB FUNDED THROUGH A EU RESEARCH FRAMEWORK PROGRAMME?:** Not funded by an EU programme
- PROGRAMA REFUGIADOS UE/Science4Refugees:** No

INSCRIPCIÓN/APPLICATION

- ***EMAIL DE INSCRIPCIÓN/APPLICATION EMAIL:** m.lopez.vallejo@upm.es
- ***PERSONA DE CONTACTO/CONTACT PERSON:** Marisa López Vallejo
- WEBSITE:**

REQUISITOS/REQUIREMENTS

*NIVEL EDUCATIVO REQUERIDO/REQUIRED EDUCATION LEVEL

- **PRINCIPAL CAMPO DE INVESTIGACIÓN 1/MAIN RESEARCH FIELD 1:** Engineering
 - NIVEL/LEVEL: Grado
- **PRINCIPAL CAMPO DE INVESTIGACIÓN 2/MAIN RESEARCH FIELD 2:** Technology
 - NIVEL/LEVEL: Grado

HABILIDADES-CUALIFICACIONES-INFORMÁTICA/SKILLS/QUALIFICATIONS:

Diseño y simulación de circuitos.
Cadence diseño de señal mixta.
FPGA Xilinx.
VHDL,
Matlab.

REQUERIMIENTOS ESPECÍFICOS/SPECIFIC REQUIREMENTS:

Conocimientos de Cadence y flujo de diseño de ASICs.
Flujo de diseño con FPGAs de Xilinx.

IDIOMAS REQUERIDOS/REQUIRED LANGUAGES:

- **IDIOMA 1/LANGUAGE 1:** Inglés
 - NIVEL LECTURA/READING LEVEL: Alto
 - NIVEL ESCRITO/WRITING LEVEL: Alto
 - NIVEL CONVERSACIÓN/CONVERSATION LEVEL: Alto
- **IDIOMA 2/LANGUAGE 2:** Español
 - NIVEL LECTURA/READING LEVEL: Alto
 - NIVEL ESCRITO/WRITING LEVEL: Alto
 - NIVEL CONVERSACIÓN/CONVERSATION LEVEL: Alto
- **IDIOMA 3/LANGUAGE 3:**
 - NIVEL LECTURA/READING LEVEL:
 - NIVEL ESCRITO/WRITING LEVEL:
 - NIVEL CONVERSACIÓN/CONVERSATION LEVEL:

EXPERIENCIA EN INVESTIGACION REQUERIDA/REQUIRED RESEARCH EXPERIENCE:

- **CAMPO INVESTIGACIÓN 1/RESEARCH FIELD 1:** Engineering - Electronic engineering
 - AÑOS MÍNIMOS DE EXPERIENCIA REQUERIDOS/MINIMUM YEARS OF EXPERIENCE REQUIRED: 1 - 4
- **CAMPO INVESTIGACIÓN 2/RESEARCH FIELD 2:**
 - AÑOS MÍNIMOS DE EXPERIENCIA REQUERIDOS/MINIMUM YEARS OF EXPERIENCE REQUIRED:
- **CAMPO INVESTIGACIÓN 3/RESEARCH FIELD 3:**
 - AÑOS MÍNIMOS DE EXPERIENCIA REQUERIDOS/MINIMUM YEARS OF EXPERIENCE REQUIRED:

*Campos obligatorios/Required fields

INFORMACIÓN ADICIONAL/ADDITIONAL INFO

BENEFICIOS/BENEFITS:

CRITERIOS Y PROCESO DE SELECCIÓN/ELIGIBILITY CRITERIA AND SELECTION PROCESS

(<https://www.upm.es/Investigacion/HRS4R/HRS4R/Seleccion>):

Se aplican las pautas establecidas en el proceso de selección del nuevo *Reglamento para el proceso de selección y contratación del personal investigador, personal técnico y personal gestor relacionado con la investigación de la Universidad Politécnica de Madrid*, aprobado en la UPM.

COMENTARIOS ADICIONALES/ADDITIONAL COMMENTS: